



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2004 007 241 A1** 2005.09.01

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2004 007 241.8**

(22) Anmeldetag: **13.02.2004**

(43) Offenlegungstag: **01.09.2005**

(51) Int Cl.⁷: **H01L 23/62**
H01L 27/04, H02H 7/20

(71) Anmelder:
austriamicrosystems AG, Unterpremstätten, AT

(74) Vertreter:
**Epping Hermann Fischer,
Patentanwalts-gesellschaft mbH, 80339 München**

(72) Erfinder:
**Deutschmann, Bernd, Graz, AT; Fankhauser,
Bernd, Graz, AT; Mayerhofer, Michael, Graz, AT**

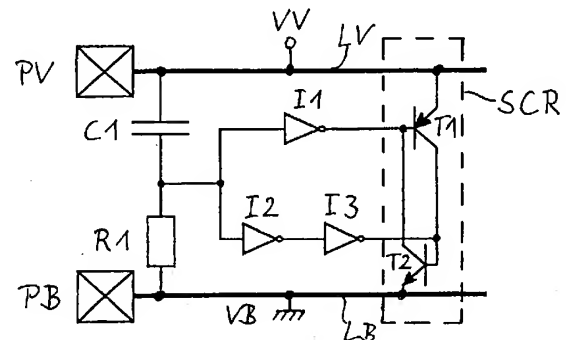
(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
US 61 77 298 B1
WO 01/11 685 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Schaltungsanordnung und Verfahren zum Schutz einer integrierten Halbleiterschaltung**

(57) Zusammenfassung: Vorgeschlagen wird eine Schaltungsanordnung und ein Verfahren zum Schutz einer integrierten Halbleiterschaltung, die eine Schutzschaltung mit einer Thyristorstruktur (SCR) enthält, sowie eine Steuerschaltung (TC; C1, R1, I1 bis I3) für die Ansteuerung der Schutzschaltung, welche beide zwischen ein zu schützendes Element (PV, LV) und ein Bezugspotential (VB) geschaltet sind, wobei die Steuerschaltung (TC; C1, R1, I1 bis I3) mehrere Steuersignale erzeugt, die jeweils ein aktives Element (T1, T2) der Thyristorstruktur ansteuern. Dadurch wird ein gezieltes Triggern der Schutzschaltung bei definierten Schaltschwellen und kurzen Durchschaltzeiten erreicht. Weiterhin wird eine Möglichkeit zur Bestimmung der Dauer der Aktivierung der Steuerschaltung vorgeschlagen.



Beschreibung

[0001] Die Erfindung betrifft eine Schaltungsanordnung zum Schutz einer integrierten Halbleiterschaltung mit einer Schutzschaltung, die eine Thyristorstruktur enthält und zwischen ein zu schützendes Element und ein Bezugspotential geschaltet ist, und mit einer Steuerschaltung für die Ansteuerung der Schutzschaltung sowie ein entsprechendes Verfahren.

[0002] Integrierte Halbleiterschaltungen (ICs) können durch transiente Pulse oder Überspannungen, die über Anschlüsse (Pads) oder direkt in Leitungen eingekoppelt werden, so beschädigt werden, dass sie funktionsunfähig oder gar zerstört werden. Derartige Pulse oder Überspannungen können beispielsweise bei sogenannten elektrostatischen Entladungen (englisch: ESD, Electrostatic Discharge) auftreten. Auch in vielen Anwendungsgebieten, z.B. der Automobiltechnik, kann ein derartiger Puls (Burst) auftreten.

[0003] Aktive Schaltungen zum Schutz von integrierten Schaltungen für verschiedenste Anwendungen haben deshalb besondere Bedeutung. In der Automobiltechnik beispielsweise besteht das Erfordernis, derartige Schaltungen, die im Hochvoltbereich bis 90 Volt oder darüber funktionieren müssen, auch für deutlich höhere Störpuls-Pegel auszulegen. Aktive Schaltungen zum Schutz des ICs werden oft durch den Anstieg des transienten Signals getriggert. Der Signalanstieg pro Zeiteinheit wird dabei detektiert und über eine Ansteuerschaltung ein Schutztransistor oder eine Schutzschaltung durchgeschaltet.

[0004] Im Fehlerfall, z.B. bei Vorliegen einer unzulässig hohen Spannung, wird diese Überspannung durch die Schutzschaltung gegen Bezugspotential bzw. Masse abgeleitet und so nachfolgende Baugruppen vor der hohen Spannung geschützt. Die Schutzschaltung kann demnach als aktiv getriggert Überspannungs- oder Überstromableiter verstanden werden. Im Fehlerfall ist eine schnelle Durchsteuerung der Schutzschaltung notwendig.

[0005] Geringe Einschaltzeiten und eine präzise Einschaltsschwelle der Schutzschaltung für den integrierten Schaltkreis sowie deren Schutzwirkung bei unterschiedlichen Formen von Störpulsen sind bedeutende Aspekte der Produktspezifikation und stellen einen Wettbewerbsvorteil dar.

Stand der Technik

[0006] Aus der US 5,982,601 ist ein Thyristor (SCR – Silicon Controlled Rectifier) für den ESD-Schutz bekannt, der direkt durch das transiente Signal getriggert wird. Der Thyristor ist in der Halbleiteranordnung in an sich bekannter Weise mittels einer n-Wanne, ei-

ner p-Wanne und hoch dotierten n- und p-Gebieten realisiert. Die transiente Spannung wird mit einem RC-Glied erfasst. Mit nachgeschalteten Invertern wird der an der Kapazität detektierte Spannungspiegel in ein Steuersignal umgeformt, das die Basis des pnp Transistors der Thyristorstruktur ansteuert. Sobald der Ausgangsstrom des nun aktiven pnp-Transistors an einem Widerstand einen ausreichend großen Spannungsabfall erzeugt, schaltet der npn-Transistor der Thyristorstruktur durch, so dass der transiente Puls durch die niederohmige Thyristorstrecke vom Padpotential des I/O-Pins gegen Bezugspotential abgeleitet wird. Der Thyristor bleibt danach selbsttätig durchgeschaltet, bis sein Strom den Haltestrom unterschreitet und die Löschbedingung erfüllt ist.

Aufgabenstellung

[0007] Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zum Schutz von integrierten Halbleiterschaltungen anzugeben, die ein verbessertes Verhalten zeigt.

[0008] Diese Aufgabe löst die Erfindung mit den Merkmalen des Patentanspruchs 1. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind Gegenstand der abhängigen Patentansprüche.

[0009] Die Erfindung wird im folgenden anhand von Ausführungsbeispielen im Zusammenhang mit den Fig. 1 und 2 näher erläutert.

Ausführungsbeispiel

[0010] Es zeigen:

[0011] Fig. 1 eine schematisch dargestellte Schaltungsanordnung mit Schutzschaltung und Triggerschaltung als Prinzipschaltbild a) und in zwei Ausführungsformen b) und c) und

[0012] Fig. 2 eine schematisch in den Teilfiguren a) und b) unterschiedlich detailliert dargestellte Schaltungsanordnung mit Schutzschaltung und Triggerschaltung.

[0013] Gleiche oder gleichwirkende Elemente sind in den Figuren mit gleichen Bezugszeichen versehen.

[0014] In Fig. 1 ist die Erfindung im Grundsatz und mit zwei Ausführungsbeispielen näher erläutert. Gemäß Fig. 1a ist ein Anschluss PV mit einer Leitung LV verbunden, die auf einem Potential W liegt. Das Potential VV kann z.B. das positive Versorgungspotential VDD oder das Potential eines Eingangs-/Ausgangs-Anschlusses (I/O Pad) sein. Der Anschluss PV bzw. die Leitung LV sind gegen transiente Pulse bzw. gegen Überspannung zu schützen. Diese Über-

spannung muss gegen ein Bezugspotential VB abgeleitet werden, das beispielsweise das Massepotential sein kann. Die das Bezugspotential VB führende Leitung LB ist mit dem Anschluss PB verbunden.

[0015] Die eigentliche Aufgabe der Ableitung von Störpulsen bzw. Überspannungen erfüllt die Schutzschaltung PC. Gesteuert bzw. getriggert wird die Schutzschaltung PC von einer Steuerschaltung TC, die eingangsseitig mit den Anschlüssen PV und PB verbunden ist. TC ist in der Lage, transiente Pulse, die an dem Anschluss PV bzw. der Leitung auftreten, zu erkennen und Steuersignale für die Schutzschaltung PC zu erzeugen. Gemäß der Erfindung ist vorgesehen, dass die Steuerschaltung TC mehrere Steuersignale erzeugt, die jeweils ein aktives Element der Schutzschaltung PC ansteuern. Die aktiven Elemente der Schutzschaltung PC sind dabei so verschaltet, dass sie bei einer Ansteuerung durch die Steuersignale der Trigger- bzw. Steuerschaltung TC eine niederohmige Verbindung zwischen der Leitung LV bzw. dem Anschluss PV und dem Bezugspotential VB herstellen. Die Schutzschaltung PC kann dabei auch höhere Ströme gegen Bezugspotential VB ableiten.

[0016] Im typischen Anwendungsfall enthält die Schutzschaltung PC eine Thyristorstruktur. Ein Thyristor ist ein Vierschichtbauelement, das im Ersatzschaltbild als zwei miteinander verschaltete Bipolar-Transistoren dargestellt wird. Gemäß der Erfindung bedeutet dies, dass die Steuerschaltung TC im Fehlerfall die beiden Transistoren der Thyristorstruktur der Schutzschaltung mit zwei Steuersignalen aktiv ansteuert. Dazu werden direkt in die beiden Basis-Emitter-Übergänge Ströme injiziert.

[0017] Gemäß der Erfindung wird dabei erreicht, dass das Durchschalten der Schutzschaltung PC mit Steuersignalen für die aktiven Elemente der Schutzschaltung, die in ihrer Zusammenschaltung die niederohmige Verbindung zwischen der Leitung LV und der Leitung LB herstellen müssen, gezielt eingeleitet wird. Dadurch ist es möglich, die Schutzschaltung PC präzise und schnell in den durchgeschalteten Zustand zu führen. Dies führt zu einem verbesserten Ansprechverhalten der Schutzschaltung und damit zu einem besseren Schutz der integrierten Halbleiterschaltung, die in der Figur symbolisch anhand der Anschlüsse PB und PV und den damit verbundenen Leitungen dargestellt ist.

[0018] Gemäß Fig. 1b) ist ein erstes konkretes Ausführungsbeispiel der Erfindung dargestellt. Die Schutzschaltung ist als Thyristor SCR mit den beiden Transistoren T1 und T2 ausgeführt. T1 ist ein pnp-Transistor, der mit seinem Emitter an der Spannung führenden Leitung LV angeschlossen ist, während T2 ein npn-Transistor ist, der Emitterseitig an dem Bezugspotential VB angeschlossen ist. Die Kol-

lektoren der beiden Transistoren sind kreuzweise mit der Basis des jeweils anderen Transistors verschaltet. Bei einer integrierten Schaltung kann eine derartige Transistorstruktur in an sich bekannter Weise durch eine n- bzw. p-Wanne mit entsprechend darin angeordneten hoch dotierten Bereichen realisiert werden.

[0019] Die Steuerschaltung ist in der Fig. 1b) durch eine Detektorschaltung mit nachgeschalteten Invertern realisiert. Die Detektorschaltung ist als RC-Glied aus der Serienschaltung einer Kapazität C1 und eines Widerstands R1 ausgeführt, die mit den Leitungen LV bzw. LB und den entsprechenden Anschlüssen PV und PB verbunden ist. Dem Verbindungsknoten der Kapazität C1 und des Widerstands R1 sind Inverter nachgeschaltet, die ausgangseitig jeweils die Basen der Transistoren T1 und T2 ansteuern. Dabei ist der Inverter I1 mit der Basis des Transistors T1 verbunden und zwei in Serie geschaltete Inverter I2 und I3 mit der Basis des Transistors T2. Die Inverter sind notwendig, um das am Verbindungspunkt der Kapazität C1 und des Widerstands R1 anliegende Potential in definierte Steuersignale umzuwandeln, die die Transistorelemente des Thyristors SCR ansteuern.

[0020] Die Detektorschaltung aus Kapazität C1 und Widerstand R1 bildet als RC-Glied einen komplexen Spannungsteiler, an dessen Mittelabgriff der Spannungsanstieg des Störpulses erfasst wird. Im Fehlerfall eines transienten Pulses wird die Kapazität C1 niederohmig, sodass sich am Ausgangspunkt der Detektorschaltung ein hohes Potential einstellt. Sobald die Spannung die Schaltschwelle des Inverters I1 erreicht, schaltet dessen Ausgang auf niedriges Potential, sodass der pn-Übergang zwischen Emitter und Basis von T1 die Schaltschwelle überschreitet und T1 durchschaltet.

[0021] Andererseits liegen parallel zu I1 die hintereinander geschalteten Inverter I2 und I3, die das am Abgriffsknoten der Detektorschaltung detektierte Spannungssignal in ein definiertes Steuersignal zur Ansteuerung des npn-Transistors T2 umsetzen. Somit schaltet T2 nahezu zeitgleich mit T1 in den leitenden Zustand über. Damit wird der Thyristor SCR leitend und der auf der Leitung LV bzw. dem Anschluss PV anliegende transiente Puls kann gegen Bezugspotential abgeleitet werden.

[0022] Das Ausführungsbeispiel gemäß Fig. 1c) unterscheidet sich vom Ausführungsbeispiel nach Fig. 1b) dadurch, dass die Detektorschaltung aus dem kapazitiven und dem resistiven Bauelement in umgedrehter Richtung mit den Anschlüssen PV und PB verbunden ist. Dabei liegt der Widerstand R2 am Anschluss PV und die Kapazität C2 am Anschluss PB. Somit drehen sich die Spannungsverhältnisse am Ausgang der Detektorschaltung, nämlich dem

Verbindungspunkt von R2 und C2 um, sodass auch die Ansteuerung der Transistor T1 und T2 anders erfolgen muss. So ist im Ausgang der Detektorschaltung die Serienschaltung aus den Invertern I4 und I5 nachgeschaltet, um den Transistor T1 anzusteuern. Parallel zu diesen Invertern ist im Ausgang der Detektorschaltung der Inverter I6 nachgeschaltet, der den Transistor T2 ansteuert.

[0023] Im Fehlerfall eines transienten Pulses wird die Kapazität C2 niederohmig, sodass sich am Ausgangspunkt der Detektorschaltung ein niedriges Potential einstellt. Der Inverter I6 setzt dieses niedrige Potential in eine zur Durchsteuerung des Transistors T2 erforderliche Spannung bzw. einen entsprechenden Steuerstrom um. Andererseits formen die in Serie geschalteten Inverter I4 und I5 die Ausgangsspannung an der Kapazität C2 in ein Steuersignal niedrigen Potentials bzw. einen entsprechenden Strom um, so dass der Transistor T1 durchschaltet.

[0024] Die Detektorschaltung ist in den Ausführungsbeispielen der Fig. 1 als RC-Glied ausgeführt, jedoch ist die Erfindung darauf nicht beschränkt. Es können auch andere Ausführungsformen der Detektorschaltung zweckmäßig sein, so lange die wesentliche Funktion, nämlich das Erkennen eines transienten abzuleitenden Pulses auf der Spannung führenden Leitung LV und das Erzeugen von Steuersignalen für die Durchsteuerung der aktiven Elemente bzw. Halbleiterübergänge der Schutzschaltung, im Ausführungsbeispiel der Transistoren des Thyristors SCR, funktional erfüllt werden.

[0025] Maßgebend ist, dass das transiente Signal einerseits erkannt wird und andererseits im Normalbetrieb der Thyristor SCR nicht gezündet wird. Die Zeitkonstante des RC-Gliedes aus R1 und C1 bestimmt einerseits das Erkennen eines transienten Pulses als auch andererseits die Zeit, während der die Detektorschaltung aktiv ist. Ein Puls wird erkannt und detektiert, so lange die Anstiegszeit der transienten Störung kleiner ist als die Zeitkonstante des RC-Gliedes. Andererseits bestimmt die Zeitkonstante nach Abklingen des Pulses die Zeit, nach der die Detektorschaltung inaktiv wird und abschaltet bzw. wieder in den Normalbetrieb zurückkehrt.

[0026] Dazu wird in den Ausführungsbeispielen der Fig. 1 das RC-Glied mit seiner Zeitkonstante so eingestellt, dass diese Bedingungen erfüllt werden. Da in diesen Ausführungsbeispielen der Thyristor im Fehlerfall nur gezündet wird, nicht jedoch abgeschaltet werden muss, genügt es, die ansteigende Flanke eines transienten Pulses zu erkennen.

[0027] Bei jeweils einer kleinen Kapazität des RC-Gliedes, beispielsweise realisiert als Gateoxidkapazität, wird diese Kapazität bei transienten Vorgängen niederohmig, sodass im Ausführungsbeispiel der

Fig. 1b) der Ausgang des RC-Gliedes sehr schnell auf hohes Potential gebracht wird, während der Ausgang der Detektorschaltung in der Fig. 1c) sehr schnell auf niedriges Potential gebracht wird. Bei kleinen Spannungsänderungen und bei Gleichspannung wirken die Kapazitäten des RC-Gliedes in beiden Ausführungsbeispielen als hochohmige Bauelemente, so dass in der Fig. 1b) der Ausgang der Detektorschaltung auf niedrigem Potential gehalten wird, während er in der Schaltung nach Fig. 1c) auf hohem Potential gehalten wird.

[0028] Die Schaltungsanordnungen der Fig. 2 zeigen ein weiteres Ausführungsbeispiel der Erfindung. Im Unterschied zu den in Fig. 1 gezeigten Ausführungsbeispielen ist in den Schaltungsanordnungen der Fig. 2 ein zusätzlicher Schaltkreis vorgesehen, der bestimmt, wie lange die Steuerschaltung aktiv bleibt. Damit kann gewährleistet werden, dass die Steuersignale der Steuerschaltung den Thyristor SCR zumindest so lange durchsteuern, bis der transiente Puls auf der Leitung LV oder dem Anschluss PV mit Sicherheit abgeklungen ist.

[0029] Im Vergleich des Ausführungsbeispiels nach Fig. 2a) mit dem Ausführungsbeispiel der Fig. 1b) besteht der Unterschied darin, dass zwischen das erste RC-Glied aus den Elementen C10 und R10, das den transienten Puls auf der Spannung führenden Leitung LV oder dem Anschluss PV detektiert und die Steuerschaltung aktiviert, und den Invertern für die Ansteuerung des Thyristors SCR eine Zusatzschaltung angeordnet ist. Dabei entsprechen zunächst der Inverter I1, I2 und I3 nach dem Ausführungsbeispiel der Fig. 1b) in der Fig. 2a) den Invertern I20, I30 und I40. Die Funktion dieser Inverter in der Fig. 2a) ist identisch wie bei den Invertern des ersten Ausführungsbeispiels, jedoch kann die Dimensionierung und die Realisierung der Inverter auf verschiedene Weise ausgeführt sein.

[0030] Dem Ausgang des ersten RC-Gliedes aus R10 und C10 ist als Element der Zusatzschaltung ein Inverter I10 nachgeschaltet, der einen PMOS-Transistor P10 ansteuert. Ausgangsseitig ist dieser Transistor einerseits mit der Spannung führenden Leitung LV und andererseits mit den Eingängen der Inverter I20 und I30 verbunden. An dem letzteren Verbindungspunkt ist weiterhin die Parallelschaltung eines zweiten RC-Gliedes aus der Kapazität C20 und dem Widerstand R20 angeschlossen, die mit ihrem anderen Anschluss jeweils an dem Bezugspotential VB bzw. der Leitung LB angeschlossen sind.

[0031] Bei einer transienten Störung auf der Leitung LV oder dem Anschluss PV wird diese durch das erste RC-Glied erkannt. Der Ausgang dieses ersten RC-Gliedes, das den Inverter I10 ansteuert, nimmt bei einem schnellen Pulsanstieg durch die dann niederohmige Kapazität C10 hohes Potential an, sodass

der Inverter I10 ausgangsseitig auf niedriges Potential gebracht wird. Wie in den Ausführungsbeispielen der **Fig. 1** muss die Anstiegszeit der transienten Störung auf der Leitung LV dabei kürzer sein als die Zeitkonstante des ersten RC-Gliedes.

[0032] Mit dem dann niederohmigen Ausgang des Inverters I10 wird der PMOS-Transistor P10 durchgesteuert, dessen Ausgang die Invertereingänge der Inverter I20 und I30 auf hohes Potential legt. Wie schon anhand des Ausführungsbeispiels der **Fig. 1b**) erläutert, werden nachfolgend die Transistoren T1 und T2 durchgesteuert, so dass der Thyristor SCR leitend wird und den Puls auf der Leitung LV gegen Bezugspotential abführen kann.

[0033] Die Zeitkonstante des zweiten RC-Gliedes aus den Elementen C20 und R20 kann unabhängig von der zeitkonstante des ersten RC-Gliedes eingestellt werden und bestimmt in dieser Situation, wie lange die Steuerschaltung aktiv bleibt und Steuersignale an die Transistoren T1 und T2 erzeugt. Solange P10 durchgeschaltet bleibt, sind die Inverter I20, I30 und I40 in der Lage, die Steuerströme für die Durchschaltung der Transistoren T1 und T2 zu erzeugen. Sobald P10 abschaltet, z.B. weil sich der transiente Puls verflacht und die Zeitkonstante des ersten RC-Gliedes kürzer als die Spannungsänderungen auf der Leitung LV werden, wird der Verbindungsknoten der Eingänge der Inverter I20 und I30 mit dem zweiten RC-Glied über dieses RC-Glied und dessen Zeitkonstante gegen Bezugspotential entladen. Typischerweise wird die Zeitkonstante des zweiten RC-Gliedes so eingestellt, dass die Steuerschaltung die Steuersignale an den Thyristor so lange abgibt, wie die transiente Störung andauert. Das bedeutet, dass die Zeitkonstante des zweiten RC-Gliedes länger ist als die Zeitkonstante des ersten RC-Gliedes. Auf diese Weise können mittels des ersten und des zweiten RC-Gliedes unterschiedliche transiente Pulsformen erfasst und abgeleitet werden.

[0034] **Fig. 2b**) unterscheidet sich vom Ausführungsbeispiel der **Fig. 2a** dadurch, dass die Inverter konkret als CMOS-Inverter I11, I21, I31 und I41 ausgeführt sind.

[0035] Selbstverständlich kann das Ausführungsbeispiel mit einem zweiten RC-Glied auch an das erste Ausführungsbeispiel nach **Fig. 1c** angepasst werden. Weitere Ausführungsformen der Steuerschaltung und der Schutzschaltung sind möglich und gehören, obwohl nicht dargestellt, zum Schutzzumfang der Erfindung.

Patentansprüche

1. Schaltungsanordnung zum Schutz einer integrierten Halbleiterschaltung mit
– einer Schutzschaltung, die eine Thyristorstruktur

enthält und zwischen ein zu schützendes Element und ein Bezugspotential geschaltet ist, und
– einer Steuerschaltung für die Ansteuerung der Schutzschaltung,

dadurch gekennzeichnet, dass die Steuerschaltung (TC; C1, R1, I1 bis I3) mehrere Steuersignale erzeugt, die jeweils ein aktives Element (T1, T2) der Schutzschaltung (SCR) ansteuern.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Steuerschaltung eine Detektorschaltung (R1, C1) enthält, die eingangsseitig parallel zu der Schutzschaltung liegt und bei Erfüllen eines Detektionskriteriums Schaltelemente (I1 bis I3) ansteuert; die die Steuersignale erzeugen.

3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Detektorschaltung ein erstes RC-Glied (R1, C1) aus einem Widerstand und einer Kapazität enthält.

4. Schaltungsanordnung nach Anspruch 2 oder 3, dadurch gekennzeichnet, dass die Schaltelemente Inverter (I1 bis I3; I4 bis I6) enthalten.

5. Schaltungsanordnung nach Anspruch 1 bis 4, dadurch gekennzeichnet, dass die Steuersignale für aktive Elemente unterschiedlichen Leitfähigkeitstyps der Schutzschaltung gegenpolig sind und je einen Steuereingang der aktiven Elemente ansteuern.

6. Schaltungsanordnung nach einem der Patentansprüche 1 bis 5, dadurch gekennzeichnet, dass die Steuereingänge der aktiven Elemente der Schutzschaltung in einer Halbleiterstruktur mittels Wannen unterschiedlichen Leitfähigkeitstyps ausgeführt sind, in denen hochdotierte Bereiche für die Ausgangskreise der aktiven Elemente (T1, T2) angeordnet sind.

7. Schaltungsanordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass die Detektorschaltung der Steuerschaltung zum Erkennen eines Signalanstiegs mit vorgegebener Anstiegszeit an dem zu schützenden Element (PV, LV) ausgelegt ist.

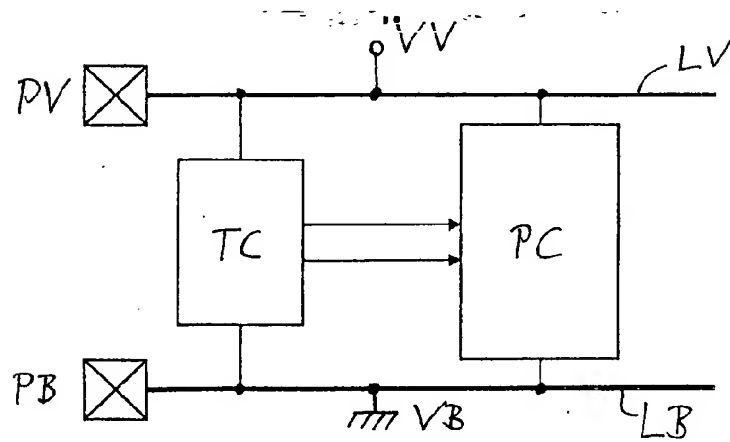
8. Schaltungsanordnung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Steuerschaltung zeitabhängige Elemente (R1, C1; R10, C10, R20, C20) enthält, die die Dauer der Aktivierung der Steuerschaltung bestimmen.

9. Schaltungsanordnung nach Anspruch 8, dadurch gekennzeichnet, dass die zeitabhängigen Elemente RC-Glieder (R1, C1; R10, C10, R20, C20) sind, die einerseits für den Beginn der Aktivierung und andererseits für das Ende der Aktivierung der Steuerschaltung maßgebend sind.

10. Verfahren zum Schutz einer integrierten Halbleiterschaltung mit einer Schaltungsanordnung nach einem der Patentansprüche 1 bis 9, bei dem der Zustand des zu schützenden Elements (PV, LV) detektiert wird, dadurch gekennzeichnet, dass mit einer Steuerschaltung (TC; C1, R1, I1 bis I3) mehrere Steuersignale erzeugt werden, die jeweils einem Steuereingang aktiver Elemente (T1, T2) der Schutzschaltung zugeführt werden.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen



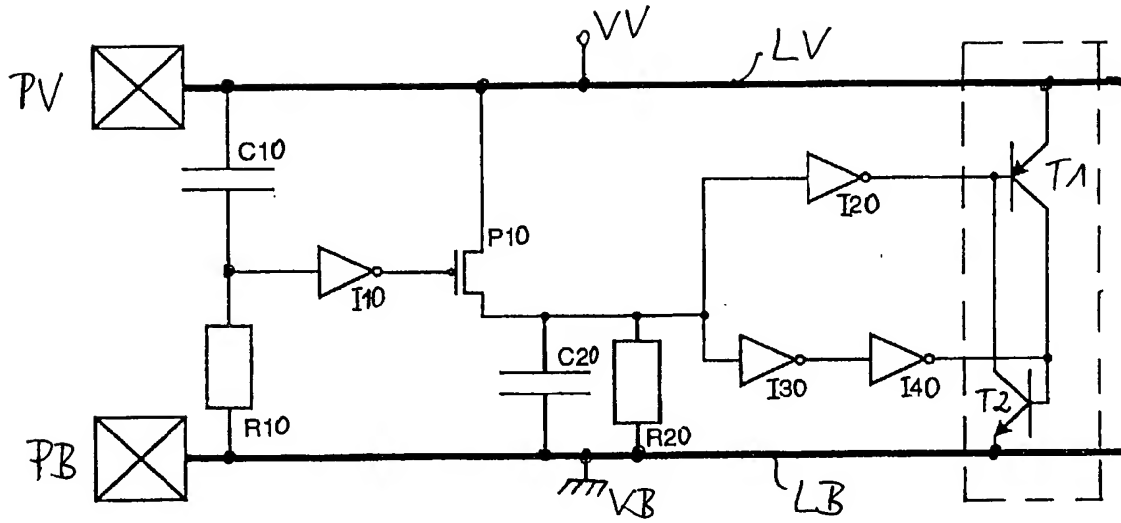


Fig. 2 a)

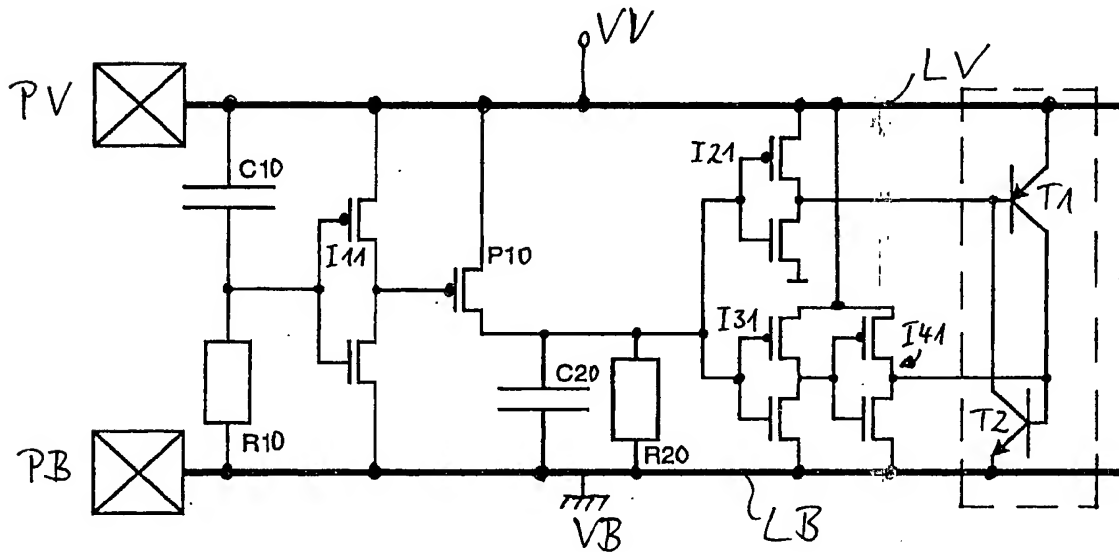


Fig. 2 b)